

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-4128

(43)公開日 平成10年(1998)1月6日

(51)Int.Cl.  
H 01 L 21/66

識別記号

序内整理番号

P I

H 01 L 21/66

技術表示箇所  
J  
A  
Z

審査請求 未請求 請求項の数9 O L (全10頁)

(21)出願番号 特願平8-154015

(22)出願日 平成8年(1996)6月14日

(71)出願人 000000013

三菱電機株式会社

京都府千代田区丸の内二丁目2番3号

(72)発明者 小山 健

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

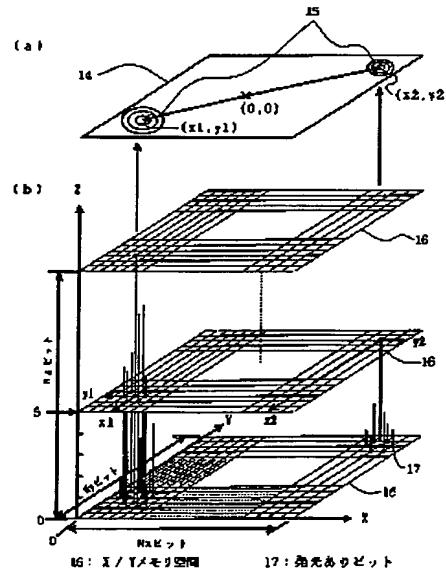
(74)代理人 弁理士 吉田 茂明 (外2名)

## (54)【発明の名称】 エミッショングラフィックによる半導体層の故障解析方法及び半導体装置故障解析システム

## (57)【要約】

【課題】 電流リークの解析を容易に行うことができるエミッショングラフィックによる半導体装置の故障解析方法を得る。

【解決手段】 X/Yメモリ空間16上にZ方向は発光強度として発光情報が格納される。発光情報中の発光ありビット17は、発光ありと判定されたビットを意味し、そのビット数は発光強度に基づき決定される。すなわち、画像メモリ11は発光箇所の平面位置をX/Y空間とし、発光強度をZ空間とした3次元的なメモリ空間を有する。そして、画像メモリ11内に格納された発光情報を検索することにより、発光の位置、強度を検出して故障解析を行う。



(2)

特開平10-4128

1

## 【特許請求の範囲】

【請求項1】 半導体装置をエミッショングローブ鏡で走査して得られる画像イメージに基づき、前記半導体装置の故障解析を行う方法であって、

(a)前記画像イメージの2次元位置と該2次元位置に関するづけられた発光強度とを含む発光情報を画像メモリ中に記憶させるステップと、

(b)前記画像メモリにアクセスして前記発光情報を認識し、該発光情報に基づき前記半導体装置の故障解析を行うステップと、を備えるエミッショングローブ鏡による半導体層の故障解析方法。

【請求項2】 前記ステップ(a)は、

(a-1)前記画像イメージを所定の単位走査領域ごとに分割して前記画像メモリに記憶させるステップを含み、前記ステップ(b)は、

(b-1)前記発光情報を基づき前記単位走査領域ごとに前記半導体装置の故障解析を行うステップを含む、請求項1記載のエミッショングローブ鏡による半導体層の故障解析方法。

【請求項3】 前記ステップ(b)は、

(b-1)前記画像イメージに対し、最大の発光強度から順次低下しながら各発光強度ごとの発光分布を検出して、前記半導体装置の故障解析を行うステップを含む、請求項1記載のエミッショングローブ鏡による半導体層の故障解析方法。

【請求項4】 前記半導体装置は各々が同一の形状の平面を有する複数の半導体装置を含み、

前記ステップ(b)は、

(b-1)前記発光情報を基づき前記複数の半導体装置それぞれの発光状況を集計し、所定の発光強度以上の発光箇所の度数分布を前記平面上に表示した度数マップを生成するステップと、

(b-2)前記度数マップに基づき前記複数の半導体装置の故障解析を行うステップを含む、請求項1記載のエミッショングローブ鏡による半導体層の故障解析方法。

【請求項5】 前記半導体装置は複数の半導体装置を含み、前記複数の半導体装置は所定のウェハ上に設けられ、前記エミッショングローブ鏡は前記複数の半導体装置それぞれの前記所定のウェハ上における位置を認識可能であり、

前記ステップ(b)は、

(b-1)前記発光情報を基づき前記複数の半導体装置それぞれの発光状況を前記所定のウェハ上に一括表示する発光ウェハマップを生成するステップと、

(b-2)前記発光ウェハマップに基づき前記複数の半導体装置の故障解析を行うステップを含む、請求項1記載のエミッショングローブ鏡による半導体層の故障解析方法。

【請求項6】 前記ステップ(b-2)は、(b-2-1)各製造工程ごとの欠陥をそれぞれ前記所定のウェハ上に一括表示する複数の欠陥ウェハマップを生成するステップと、(b-2-2)該複数の欠陥ウェハマップそれぞれと前記発光ウェハマップとを比較して、前記複数の半導体装置の故障解析を行うステップとを含む、請求項5記載のエミッショングローブ鏡による半導体層の故障解析方法。

2

-2-2)該複数の欠陥ウェハマップそれぞれと前記発光ウェハマップとを比較して、前記複数の半導体装置の故障解析を行うステップとを含む、請求項5記載のエミッショングローブ鏡による半導体層の故障解析方法。

【請求項7】 前記複数の半導体装置は複数の半導体記憶装置を含み、

前記ステップ(b-2)は、(b-2-1)前記複数の半導体記憶装置の不良ピットをウェハ上に一括表示するフェイルピットマップを生成するステップと、(b-2-2)前記フェイルピットマップと前記発光ウェハマップとを比較して、前記複数の半導体記憶装置の故障解析を行うステップとを含む、請求項5記載のエミッショングローブ鏡による半導体層の故障解析方法。

【請求項8】 (a)所定のウェハ上に形成された複数の半導体装置をエミッショングローブ鏡で走査して前記複数の半導体装置それぞれの発光状況をウェハ上に一括表示する発光ウェハマップを生成するステップと、

(b)各製造工程ごとの欠陥をウェハ上に一括表示する欠陥ウェハマップを生成するステップと、

20 (c)前記複数の半導体記憶装置の不良ピットをウェハ上に一括表示するフェイルピットマップを生成するステップと、  
(d)ネットワークにより、前記発光ウェハマップ、欠陥ウェハマップ及び前記フェイルピットマップのデータ管理及び上記3つのマップのうち2つのマップ間の照合処理を行い、前記複数の半導体装置の故障解析を行うステップと、を備えるエミッショングローブ鏡による半導体層の故障解析方法。

【請求項9】 エミッショングローブ鏡を有し、所定のウェハ上に形成された複数の半導体装置を走査して前記複数の半導体装置それぞれの発光状況をウェハ上に一括表示する発光ウェハマップが出来可能なEMS解析装置と、各製造工程ごとの欠陥をウェハ上に一括表示する欠陥ウェハマップが出来可能な欠陥検査装置と、

前記複数の半導体記憶装置の不良ピットをウェハ上に一括表示するフェイルピットマップが出来可能なテストと、  
前記発光ウェハマップ、欠陥ウェハマップ及び前記フェイルピットマップのデータ管理及び上記3つのマップのうち2つのマップ間の照合処理が可能なコンピュータとを備え、

前記エミッショングローブ鏡、前記EMS解析装置、前記欠陥検査装置、前記テスト及び前記コンピュータでネットワークを構築して得られる半導体装置故障解析システム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、LSI等の半導体装置の故障解析に利用するエミッショングローブ鏡の故障

50 解析方法及び半導体装置故障解析システムに関する。

(3)

特開平10-4128

3

【0002】

【従来の技術】LSI等の半導体装置において、素子の微細化、多層化に伴い電流リーク故障の発生が深刻化している。これは、微細化に伴うプロセス/構造的マージンの縮小、製造工程の増加に伴うパーティクルやパターン欠陥の増加等に起因する。電流リーク故障は回路設計から製造プロセスの各段階における不具合を如実に反映する。したがって、その原因是多岐にわたり、時にしてその原因究明に時間を要する場合があった。

【0003】電流リークの原因解消はまずリーク箇所を特定することから始まるが、リーク箇所の特定には従来からエミッഷン顕微鏡（以下、「EMS」と略す。）が使われている。

【0004】EMSは、光子レベルの非常に微弱な光を捕らえることができる光検出器であり、リーク箇所で発生する微細な光を検出し、その位置と強度とを二次元的な像として出力する。この発光像は、パターン像と重ね合わせた状態で出力することが可能であり、これによりリーク箇所を特定することができる。

【0005】図8はEMS装置の構成を模式的に示した説明図である。同図に示すように、半導体装置である試料チップ1に動作用の電圧を印加して試料チップ1を動作状態にして、試料チップ1に生じる電流リーク箇所2から発生した光3（あるいは光子）を、光学レンズ4を通過させて光電子増倍管5に入射する。

【0006】光電子増倍管5は光電面6、MPC（マイクロチャネルプレート）8及び蛍光面9を有し、光3は光電面6で光電子7に変換され、光電子7はMPC8で電子増倍される。MPC8には数μm～数10μm程度の微細孔が無数に存在し、その穴を通過する過程で電子増倍が行われる。ため、発光の二次元的な位置が保存される。増倍された電子は再度蛍光面9で光に変換され、変換された光は固体撮像素子10に入力される。固体撮像素子10は、光の発光位置、強度を検出してその検出データを画像メモリ11に格納する。

【0007】画像メモリ11に格納されたデータは画像処理装置12により、予め準備されている同一視野のパターン像（光学反射像）と重ね合わせられたりしてモニタ13に像として出力される。

【0008】

【発明が解決しようとする課題】電流リークの位置及びウェハ面内における発生の傾向は、電流リークの原因を反映して現れる。例えば、マスクの欠陥や構造的欠陥が存在した場合、全チップにおいて同一箇所で電流リークが発生する。

【0009】また、製造プロセス中のある処理におけるパーティクルまたはパターン欠陥が原因する場合、リップ内の電流リーク発生位置はランダムになり、ウェハ面内には、その処理特有のリーク分布が現れる。特有のリーク分布とはウェハの中央部にリークが集中する、周辺

4

部に集中する等がある。したがって、EMS解析では、チップ内の発光位置を詳細に検出することと同時に、同一ウェハ内の他のチップの状況及びウェハ面内の発光分布を捉え、チップ内/ウェハ面内における発光箇所の位置的な特徴を見いだすことが電流リークの原因を特定する上で重要である。

【0010】しかしながら、従来のEMS解析では、オペレータがモニタやプリント出力された写真を見て1チップ毎に発光箇所を確認していたため、非常に効率、精度が低く、チップ間/ウェハ面内の発光箇所の位置的な特徴、分布を見いだすことが困難であるという問題点があった。特に、ウェハの大口径化に伴うチップ数の増加傾向の中では、今後益々ウェハレベルでの電流リークの解析が困難になってしまう。

【0011】この発明は上記問題点を解決するためになされたもので、電流リークの解析を容易に行なうことができるエミッഷン顕微鏡による半導体装置の故障解析方法及び半導体装置解析システムを得ることを目的とする。

【0012】

【課題を解決するための手段】この発明に係る請求項1記載のエミッഷン顕微鏡による半導体層の故障解析方法は、半導体装置をエミッഷン顕微鏡で走査して得られる画像イメージに基づき、前記半導体装置の故障解析を行う方法であって、(a)前記画像イメージの2次元位置と該2次元位置に間違づけられた発光強度とを含む発光情報を画像メモリ中に記憶させるステップと、(b)前記画像メモリにアクセスして前記発光情報を認識し、該発光情報に基づき前記半導体装置の故障解析を行うステップと、備えて構成される。

【0013】また、請求項2記載のエミッഷン顕微鏡による半導体層の故障解析方法のように、前記ステップ(a)は、(a-1)前記画像イメージを所走の単位走査領域ごとに分割して前記画像メモリに記憶させるステップを含み、前記ステップ(b)は、(b-1)前記発光情報を基づき前記単位走査領域ごとに前記半導体装置の故障解析を行うステップを含んでもよい。

【0014】また、請求項3記載のエミッഷン顕微鏡による半導体層の故障解析方法のように、前記ステップ(b)は、(b-1)前記画像イメージに対し、最大の発光強度から順次低下しながら各発光強度ごとの発光分布を検出して、前記半導体装置の故障解析を行うステップを含んでもよい。

【0015】また、請求項4記載のエミッഷン顕微鏡による半導体層の故障解析方法のように、前記半導体装置は各々が同一の形状の平面を有する複数の半導体装置を含み、前記ステップ(b)は、(b-1)前記発光情報を基づき前記複数の半導体装置それぞれの発光状況を算計し、所定の発光強度以上の発光箇所の度数分布を前記平面上に表示した度数マップを生成するステップと、(b-2)前

50

(4)

特開平10-4128

5

記度数マップに基づき前記複数の半導体装置の故障解析を行うステップとを含んでもよい。

【0016】また、請求項5記載の記載のエミッショントンネル鏡による半導体層の故障解析方法のように、前記半導体装置は複数の半導体装置を含み、前記複数の半導体装置は所定のウェハ上に設けられ、前記エミッショントンネル鏡は前記複数の半導体装置それぞれの前記所定のウェハ上における位置を認識可能であり、前記ステップ(b)は、(b-1)前記発光情報に基づき前記複数の半導体装置それぞれの発光状況を前記所定のウェハ上に一括表示する発光ウェハマップを生成するステップと、(b-2)前記発光ウェハマップに基づき前記複数の半導体装置の故障解析を行うステップとを含んでもよい。

【0017】また、請求項6記載のエミッショントンネル鏡による半導体層の故障解析方法のように、前記ステップ(b-2)は、(b-2-1)各製造工程ごとの欠陥をそれぞれ前記所定のウェハ上に一括表示する複数の欠陥ウェハマップを生成するステップと、(b-2-2)該複数の欠陥ウェハマップそれぞれと前記発光ウェハマップとを比較して、前記複数の半導体装置の故障解析を行うステップとを含んでもよい。

【0018】また、請求項7記載のエミッショントンネル鏡による半導体層の故障解析方法のように、前記複数の半導体装置は複数の半導体記憶装置を含み、前記ステップ(b-2)は、(b-2-1)前記複数の半導体記憶装置の不良ビットをウェハ上に一括表示するフェイルビットマップを生成するステップと、(b-2-2)前記フェイルビットマップと前記発光ウェハマップとを比較して、前記複数の半導体記憶装置の故障解析を行うステップとを含んでもよい。

【0019】この発明に係る請求項8記載のエミッショントンネル鏡による半導体層の故障解析方法は、(a)所定のウェハ上に形成された複数の半導体装置をエミッショントンネル鏡で走査して前記複数の半導体装置それぞれの発光状況をウェハ上に一括表示する発光ウェハマップを生成するステップと、(b)各製造工程ごとの欠陥をウェハ上に一括表示する欠陥ウェハマップを生成するステップと、(c)前記複数の半導体記憶装置の不良ビットをウェハ上に一括表示するフェイルビットマップを生成するステップと、(d)ネットワークにより、前記発光ウェハマップ、欠陥ウェハマップ及び前記フェイルビットマップのデータ管理及び上記3つのマップのうち2つのマップ間の照合処理を行い、前記複数の半導体装置の故障解析を行うステップとを備えている。

【0020】この発明に係る請求項9記載の半導体装置故障解析システムは、エミッショントンネル鏡を有し、所定のウェハ上に形成された複数の半導体装置を走査して前記複数の半導体装置それぞれの発光状況をウェハ上に一括表示する発光ウェハマップが出力可能なEMS解析装置と、各製造工程ごとの欠陥をウェハ上に一括表示する

6

欠陥ウェハマップが出力可能な欠陥検査装置と、前記複数の半導体記憶装置の不良ビットをウェハ上に一括表示するフェイルビットマップが出力可能なテスタと、前記発光ウェハマップ、欠陥ウェハマップ及び前記フェイルビットマップのデータ管理及び上記3つのマップのうち2つのマップ間の照合処理が可能なコンピュータとを備え、前記エミッショントンネル鏡、前記EMS解析装置、前記欠陥検査装置、前記テスタ及び前記コンピュータでネットワークを構築している。

10 【0021】

【発明の実施の形態】

＜実施の形態1＞図1はこの発明の実施の形態1であるエミッショントンネル鏡による半導体層の故障解析方法を示す説明図である。図1(a)はモニタ上での発光像のイメージを示し、図1(b)は画像メモリ中のデータ格納状況を示している。なお、ハードウェア構成は図8で示した従来構成と同様である。

【0022】同図に示すように、X/Yメモリ空間16上にZ方向は発光強度として発光情報が格納される。発光情報中の発光ありビット17は、発光ありと判定されたビットを意味し、そのビット数は発光強度に基づき決定される。すなわち、画像メモリ11は発光箇所の平面位置をX/Y空間とし、発光強度をZ空間とした3次元的なメモリ空間を有する。すなわち、発光情報は、図1(b)に示すように、発光の形状、強度に応じて3次元的な広がりをもって画像メモリ11内に格納される。

【0023】また、画像メモリ11上の平面位置(X, Y)のビット座標は、モニタ表示領域14における(X, Y)の画素位置と対応し、強度を表すZ方向の情報は濃淡あるいは疑似色で表現される発光イメージ15となる。

【0024】従来方法では、図1(a)に示すような発光イメージ15から、オペレータが視覚的に発光の有無、位置及び強度を認識していたが、実施の形態1では、画像メモリ11を直接検索することにより発光箇所の位置及び強度を数値として正確に知ることができる。

【0025】例えば、画像メモリ11内の発光情報のX/Y空間を5ビット目のデータで1ビット単位で走査した場合、図1(b)に示すように、2カ所に強度がらビット以上の発光位置が存在することを認識し、各発光箇所において中心座標を求めるにより、(x1, y1)と(x2, y2)という2つの座標を自動的に得ることができる。また、最大強度については、検出された(X, Y)座標についてZ方向を検索することにより、各発光箇所における最大強度を自動的に特定することができる。

【0026】なお、画像メモリ11のメモリアドレスを物理位置座標に変換する際には、予め像の視野内で指定した原点のメモリ座標(モニタの画素座標(メモリ座標と相関あり))及び測定時の光学倍率で決まる1アドレ

(5)

7

ス当たりの距離（1画素当たりの距離）を用いることにより、画像メモリ11のアドレスとモニタ表示領域14の画素座標との対応関係から発光位置を物理位置座標として検出することができる。

【0027】このように、実施の形態1の故障解析方法では、画像メモリ11内に格納された発光情報を検索することにより、発光の位置、強度を容易（オペレータによる詳細な観察を行うことなく）、かつ高精度に検出することができる。

【0028】<実施の形態2>図2はこの発明の実施の形態2であるエミッション顕微鏡による半導体層の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【0029】同図に示すように、画像メモリ11に格納された発光情報として、X/Yメモリ空間16上に発光ありビット17が格納される。そして、10×10ビット単位で単位走査領域18が設定される。実施の形態2では、単位走査領域18ごとに予め設定したビット数を越える発光ありビット17が存在したとき、当該単位走査領域18を「発光あり」領域と自動的に判定する。

【0030】このように、実施の形態2の故障解析方法では、画像メモリ11に格納された発光情報に基づき10×10ビット単位の単位走査領域18ごとに探索走査することにより、実施の形態1が行った中心位置の計算処理等が省略されるため、処理時間を大幅に短縮することができる。

【0031】加えて、発光箇所の誤認識が低減される。これは以下の理由による。通常、1箇所から出た発光の画像メモリ上の発光情報は、図2に示すように発光ありビット17は陳らに点在する。すなわち、試料チップ1の1点から発した光はある広がりをもって検出され、発光の中心部では発光ありビット17が密に詰まっているが、周囲には発光ありビット17の存在しない領域がある。

【0032】このような場合、実際には1箇所の発光にも関わらず、実施の形態1のように1ビット単位で探索走査すると、発光ありビット17の有る/無しが1ビット単位で認識されるため、発光が複数箇所存在すると誤認識する可能性がある。

【0033】これに対して、実施の形態2の故障解析方法では、発光情報に基づき10×10ビットの単位走査領域18ごとに発光ありビット17の有無を判定することにより、発光箇所が複数個存在すると誤認識する危険性を大幅に低減することができる。

【0034】<実施の形態3>図3はこの発明の実施の形態3であるエミッション顕微鏡による半導体層の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【0035】同図に示すように、X/Yメモリ空間16上に発光ありビット17が格納される。

特開平10-4128

8

【0036】実施の形態3の故障解析方法は、最深ビット（発光データ領域におけるZ方向の最上位ビット）からZ方向のビット数を順次下げながら、発光ありビット17を検出していくという方法である。図3の例にして実施の形態3の故障解析方法を実行すると、まず、最深発光ありビット19（Z方向のビット数MZ）が検出される。その後、Z方向のビット数を“5”に下げた段階で、5ビット深さ発光ありビット20が検出されることになる。なお、重複検出を避けるため、一度、検出された平面位置（x, y）は検索対象から消す。

【0037】このように実施の形態3の故障解析方法では、最深ビットから順次上位ビットから下位ビットにかけて、画像メモリ11のX/Yメモリ空間を検索走査するため、発光強度の高い箇所から順次検出される。したがって、1箇所の発光データ領域の中の最高発光強度のビットが検出されるため、発光箇所を領域ではなく点として検出することができる。

【0038】その結果、検出された発光ありビット17の平面位置（x, y）とZ方向のビット数が、それぞれ20発光箇所の中心座標及び発光強度となり、検索処理効率を向上させることができる。

【0039】<実施の形態4>図4はこの発明の実施の形態4であるエミッション顕微鏡による半導体層の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【0040】実施の形態4の故障解析方法は、ウェハチップ単位の発光箇所の表示を行う方法である。図4(a)に示すように、発光測定視野21内に表示されたチップパターン像22のパターン像（光学反射像）の領域を指定することができる。なお、23は表示対象領域領域である。なお、各チップパターン像22のウェハ上の位置はエミッション顕微鏡で走査時に認識することができる。

【0041】そして、図4(b)に示すように、領域指定された各チップパターン像22をチップ単位で縮小表示することにより、ウェハ上に複数のチップパターン像22がすべて表示され、各チップパターン像22上に発光箇所25が表示された発光ウェハマップ24を出力することができる。なお、発光箇所25の表示は、発光強度に応じて表示サイズまたは色を変化させて行う。

【0042】このように、実施の形態4の故障解析方法では、画像メモリ11に格納された発光情報に基づき発光ウェハマップ24を出力し、発光ウェハマップ24に基づき電流リーク解析を行っている。したがって、ウェハ面内における発光箇所及び強度の分布を明確に認識することができる。ウェハ面内における発光箇所の分布は、電流リークの原因を推定する上で非常に有効な情報となる。

【0043】チップ毎に自動的に検出された発光箇所に50基づき発光ウェハマップ24に出力し、発光ウェハマップ

(6)

特開平10-4128

9

ブ24に基づいて行う実施の形態4の故障解析方法は、従来の1チップ単位の発光分布では把握が困難であったウェハ面内の発光分布状況の認識を大幅に向上させることができることができる。

【0044】<実施の形態5>図5はこの発明の実施の形態5であるエミッショングローブによる半導体層の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【0045】実施の形態5の故障解析方法は、複数のウェハチップの発光箇所の度数表示を行う方法である。すなわち、各チップの発光位置をチップ間で重ね合わせ、複数のチップにおける発光箇所の度数分布を一括表示して解析を行う方法である。なお、複数のチップはそれぞれ同一形状の平面を有している。

【0046】図4で示した実施の形態4と同様にして、1チップに相当する領域で表示対象領域領域23を指定し、全測定チップに対してその領域内で検出された発光箇所をその平面位置座標毎に累積することにより、図5に示すようなすべてのチップの発光箇所の度数分布である度数マップ36を得ることができる。

【0047】この累積処理は際、画像メモリ11を利用することもできる。すなわち、チップ単位で、発光が検出された位置座標に対応するX/YメモアドレスにZ方向座標をインクリメントして書き込んで行けば、同じ平面位置に発光が検出されたチップ数をZ方向のデータとして格納することができる。

【0048】図5に示す度数マップ36は、測定した全チップにおけるチップ内の発光箇所の分布状況を表しており、発光箇所の位置的な特徴を一見して認識することができる。複数のチップにおけるチップ内での発光箇所の位置的な特徴を見いだすことは、電流リーク原因を特定する上で非常に重要である。

【0049】例えば、度数マップ36で示す度数分布がチップ内でランダムであればパーティクル等の原因を推定することができ、ある特異な分布があればチップの構造、回路的な原因を推定することができる。

【0050】このように実施の形態5の故障解析方法は、発光位置を全測定チップについて集計し、その集計結果を一括表示する度数マップ36を生成し、この度数マップ36の度数分布を解析することにより、非常に容易に電流リーク箇所の位置的な特徴を認識することができる。

【0051】<実施の形態6>図6はこの発明の実施の形態6であるエミッショングローブによる半導体層の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【0052】実施の形態6の故障解析方法は、実施の形態4の故障解析方法で用いた発光ウェハマップと製造工程単位の欠陥ウェハマップとの比較解析を行う方法である。すなわち、図6(a)に示す発光ウェハマップ24

と、図6(b)で示す欠陥ウェハマップ26との比較解析を行う。発光ウェハマップ24は既存の欠陥検査装置により検出された各製造工程（工程a、工程b、工程c…）のパーティクルまたはバーン欠陥を含む“欠陥”を表示したウェハマップである。通常同一ウェハに対し複数の製造工程で欠陥検査装置により欠陥の検査が製造工程中に行われ、個々の欠陥に対しその位置座標、サイズ等のデータが保存されており、これらのデータに基づき欠陥ウェハマップ26を表示することができる。

10 【0053】このように、実施の形態6の故障解析方法は発光ウェハマップ24と欠陥ウェハマップ26との比較解析を行うため、電流リークの原因が製造工程中の欠陥に起因する可能性がある場合には、発光ウェハマップ24の発光の位置座標と欠陥ウェハマップ26の各工程の欠陥の位置座標を照合することにより、どの製造工程の欠陥が原因で電流リークを引き起こしたのかを容易に認識することができる。

【0054】なお、照合の際、発光ウェハマップ24の発光位置、欠陥ウェハマップ26の欠陥位置の位置に誤差が生じること、特に発光位置は必ずしも電流リーク位置と対応しないことを考慮し、検出座標を中心として照合範囲を設定して、照合範囲に基づく解析を行う方が望ましい。

【0055】<実施の形態7>図7はこの発明の実施の形態7であるエミッショングローブを利用した半導体層解析システムを示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【0056】実施の形態7の解析システムは、図7に示すように、コンピュータ29、発光箇所の自動検出機能30を有するEMS解析装置31、テスタ32、欠陥検査装置33、物理解析装置34等を通信ケーブル30を用いてオンライン接続し、相互にデータの授受を行うようにネットワークを構成して、半導体装置の電流リークについて総合的な解析を行うシステムである。

【0057】図7に示すように、EMS解析装置31は発光ウェハマップ24が出力可能であり、テスタ32はフェイルビットマップ27を出力可能である。フェイルビットマップ(FBM)27は、メモリのテスタ32により検出される不良ビットの位置を示している。不良ビットは、各チップにおいて、1ビット不良41、Xライン不良42、Yライン不良43、ブロック不良44として検出される。

【0058】欠陥検査装置33は欠陥ウェハマップ26を出力可能であり、物理解析装置34は光学顕微鏡、SEM(走査型電子顕微鏡)、FIB(聚焦イオンビーム装置)等を含んでいる。コンピュータ29は各装置31～34間のデータ(発光ウェハマップ24、欠陥ウェハマップ26、フェイルビットマップ27を含む)の管理機能、照合処理との解析機能、マップ24、26、27の表示機能等を備えており、外部記憶装置35に直接接

(7)

特開平10-4128

11

続される。通信ケーブル30はイーサネット等のネットワーク構築が可能なケーブルであり、例えば、各装置29、31～24間をイーサネットで接続し、TCP-IPをプロトコルとしてネットワークを構築する。

【0059】通信ケーブル30を介してやり取りを行うデータは各装置の検出結果として得られるマップ上の位置座標であり、データの形式、座標系を共通にすることにより位置座標の共通化を図ることができる。これらのデータはコンピュータ29により外部記憶装置35に格納して一括管理されるとともに、コンピュータ29上でデータの照合他の解析がなされる。

【0060】従来、テスタ32、欠陥検査装置33及び物理解析装置34からなるネットワークの構築例はあるが、これはメモリLSIの動作不良の解析を効率化するものであった。

【0061】しかし、実施の形態7では、発光箇所の自動検出機能を有し発光ウェハマップ24が output可能なEMS解析装置31をネットワークに加えることにより、実施の形態6のように発光ウェハマップ24と欠陥ウェハマップ26との比較検証、物理解析装置34における発光座標への自動的視野移動（ステージ移動）が実現し、電流リーク不良の解析が大幅に向上する。

【0062】また、従来はテスタ32から得られるフェイルビットマップ27の不良ビットの座標と欠陥検査装置33の欠陥検査で得られた欠陥ウェハマップ26の欠陥座標とを照合してメモリLSIの動作不良の解析を行っていたが、厳密に両者の座標を照合する必要があるため、メモリ動作不良として、1ビット不良41、Xライン不良42、Yライン不良43等の領域を持たない不良のみが検査対象とされており、ブロック不良44、全ピット不良45等の所定の領域を有し位置座標の限定が不可能な不良は検査対象から外されていた。

【0063】しかしながら、実施の形態7の解析システムにおける故障解析方法では、発光ウェハマップ24とフェイルビットマップ27との比較解析を行うことができる。したがって、ブロック不良44、全ピット不良45等の不良に対しては、発光ウェハマップ24とフェイルビットマップ27との比較を行うことにより、ブロック不良44及び全ピット不良45による電流リーク原因を比較的容易に検出することができる。

【0064】このように、実施の形態7の解析システムにおける故障解析方法では、電流リーク不良の解析効率が向上すると共に、メモリLSIの動作不良の解析においても効力を発揮する。

【0065】

【発明の効果】この発明における請求項1記載のエミッショングループ鏡による半導体層の故障解析方法は、画像イメージの2次元位置と該2次元位置に間違づけられた発光強度とを含む発光情報を画像メモリに記憶させながら、画像メモリにアクセスして発光情報を基づき半導体

12

装置の故障解析を行うため、オペレータによる詳細な観察を行うことなく、発光の位置、強度を高精度に検出することができる。

【0066】請求項2記載のエミッショングループ鏡による半導体層の故障解析方法によれば、発光情報に基づき単位走査領域ごとに半導体装置の故障解析を行うため、発光位置の認識を容易にして処理時間の短縮を図るとともに、発光箇所が複数個存在すると誤認識する危険性を大幅に低減することができる。

【0067】請求項3記載のエミッショングループ鏡による半導体層の故障解析方法によれば、最大の発光強度から順次低下ながら各発光強度ごとの発光分布を検出して、半導体装置の故障解析を行うため、発光強度の高い箇所から順次検出される。

【0068】したがって、1箇所の発光データ領域中の最高発光強度の2次元位置が検出されるため、発光箇所を領域ではなく点として検出することができ、検索処理効率を向上させることができる。

【0069】請求項4記載のエミッショングループ鏡による半導体層の故障解析方法によれば、発光情報に基づき複数の半導体装置それぞれの発光状況を集計し得られる。所定の発光強度以上の発光箇所の度数分布を平面上に表示した度数マップに基づき複数の半導体装置の故障解析を行うため、複数の半導体装置における装置内での発光箇所の位置的な特徴を見いだすことができ、電流リーク箇所の位置的な特徴を容易に認識することができる。

【0070】請求項5記載のエミッショングループ鏡による半導体層の故障解析方法によれば、複数の半導体装置それぞれの発光状況を所定のウェハ上に一括表示する発光ウェハマップに基づき複数の半導体装置の故障解析を行うため、1つの半導体装置の発光分布では把握が困難であった所定のウェハ面内の発光分布状況の認識を大幅に向上させることができる。

【0071】請求項6記載のエミッショングループ鏡による半導体層の故障解析方法によれば、各製造工程ごとの欠陥をそれぞれ所定のウェハ上に一括表示する複数の欠陥ウェハマップそれぞれと発光ウェハマップとを比較して、複数の半導体装置の故障解析を行うため、電流リー

クの原因が製造工程中の欠陥に起因する可能性がある場合には、発光ウェハマップの発光の位置座標と欠陥ウェハマップの各工程の欠陥の位置座標を照合することにより、どの製造工程の欠陥が原因で電流リークを引き起こしたのかを容易に認識することができる。

【0072】請求項7記載のエミッショングループ鏡による半導体層の故障解析方法によれば、複数の半導体記憶装置の不良ビットをウェハ上に一括表示するフェイルビットマップと発光ウェハマップとを比較して、複数の半導体記憶装置の故障解析を行うため、ブロック不良及び全ピット不良等による電流リーク原因を比較的容易に検出

(8)

特開平10-4128

13

14

することができる。

【0073】この発明における諸請求項8記載のエミッション顕微鏡による半導体層の故障解析方法によれば、発光ウエハマップとフェイルビットマップとの比較解析を行うことにより、ブロック不良及び全ビット不良による電流リーク原因を比較的容易に検出することができる。

【0074】加えて、発光ウエハマップと複数の欠陥ウエハマップそれぞれとの比較検証等、半導体装置の電流リークについて総合的な解析を行うことができる。

【0075】この発明における諸請求項9記載の半導体装置故障解析システムによれば、エミッション顕微鏡、前記EMS解析装置、前記欠陥検査装置、前記テスタ及び前記コンピュータでネットワークを構築して得られる。

【0076】したがって、発光ウエハマップが出力可能なEMS解析装置がネットワーク上に存在することにより、発光ウエハマップと複数の欠陥ウエハマップそれぞれとの比較検証等、半導体装置の電流リークについて総合的な解析をコンピュータの管理下で容易に行うことができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1のエミッション顕微

\*鏡による半導体層の故障解析方法を示す説明図である。

【図2】 この発明の実施の形態2のエミッション顕微鏡による半導体層の故障解析方法を示す説明図である。

【図3】 この発明の実施の形態3のエミッション顕微鏡による半導体層の故障解析方法を示す説明図である。

【図4】 この発明の実施の形態4のエミッション顕微鏡による半導体層の故障解析方法を示す説明図である。

【図5】 この発明の実施の形態5のエミッション顕微鏡による半導体層の故障解析方法を示す説明図である。

【図6】 この発明の実施の形態6のエミッション顕微鏡による半導体層の故障解析方法を示す説明図である。

【図7】 この発明の実施の形態7のエミッション顕微鏡を利用した半導体層故障解析システムを示す説明図である。

【図8】 EMS装置の構成を模式的に示した説明図である。

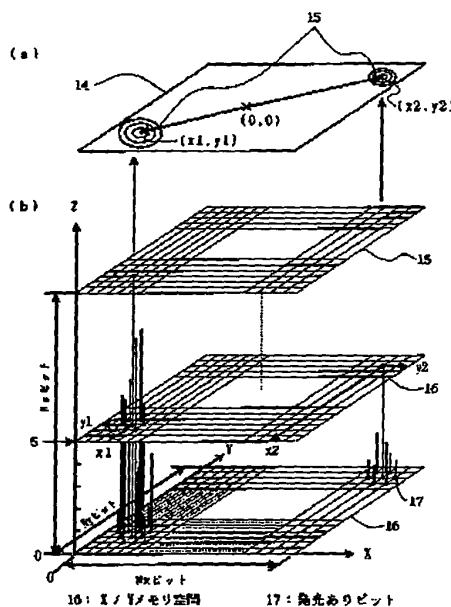
【符号の説明】

16 X/Yメモリ空間 17 発光ありビット 18

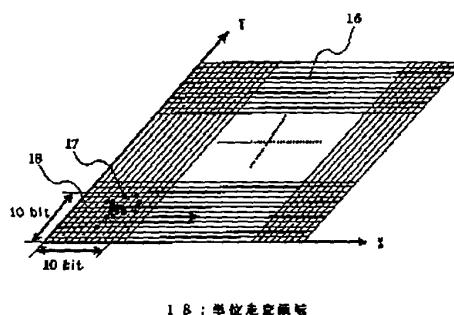
単位走査領域 19 最深発光ありビット 24 発光

ウエハマップ 27 フェイルビットマップ 36 度数マップ。

【図1】



【図2】

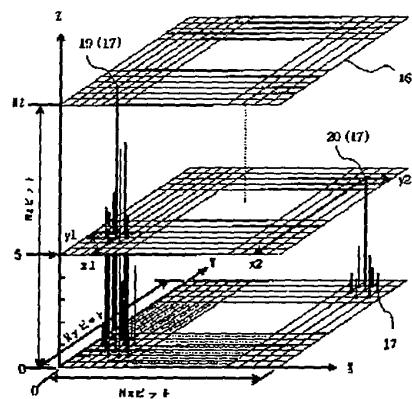


18: 単位走査領域

(9)

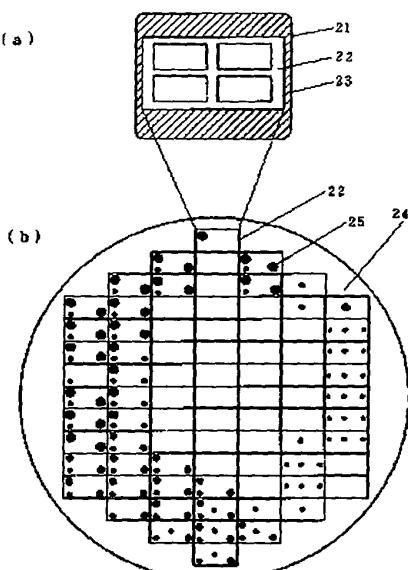
特開平10-4128

【図3】



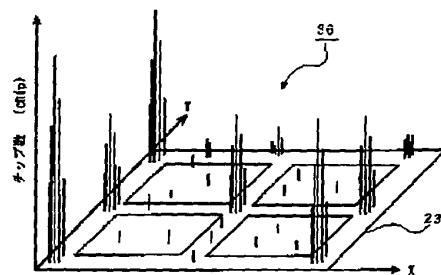
19: 最終発光ありビット

【図4】



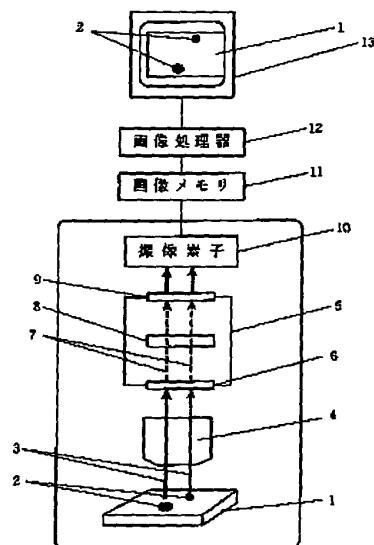
24: 発光ウェハマップ

【図5】



36: 度数マップ

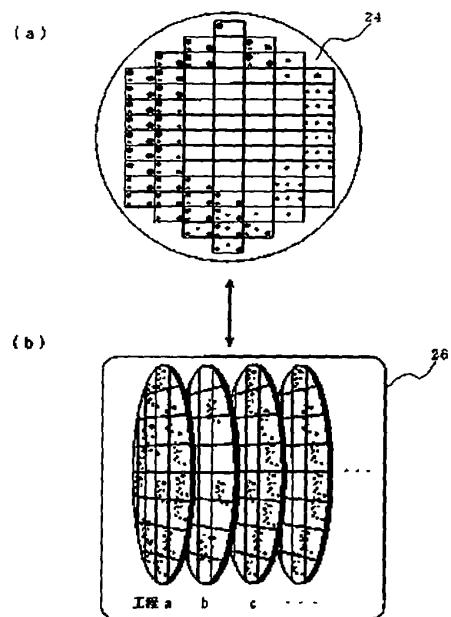
【図8】



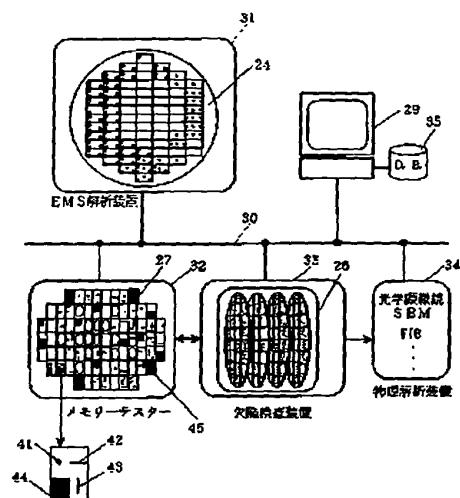
(10)

特開平10-4128

【図6】



【図7】



特開平10-4128

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】平成13年4月13日(2001.4.13)

【公開番号】特開平10-4128  
 【公開日】平成10年1月6日(1998.1.6)  
 【年通号】公開特許公報10-42  
 【出願番号】特願平8-154015  
 【国際特許分類第7版】  
 H01L 21/66

[F I]  
 H01L 21/66 J  
 A  
 Z

【手続補正旨】  
 【提出日】平成11年6月23日(1999.6.23)  
 【手続補正1】  
 【補正対象旨類名】明細書  
 【補正対象項目名】発明の名称  
 【補正方法】変更  
 【補正内容】  
 【発明の名称】エミッショントルミンによる半導体装置の故障解析方法及び半導体装置故障解析システム  
 【手続補正2】  
 【補正対象旨類名】明細書  
 【補正対象項目名】特許請求の範囲  
 【補正方法】変更  
 【補正内容】  
 【特許請求の範囲】  
 【請求項1】エミッショントルミンを使用して得られる半導体装置の画像イメージに基づき、前記半導体装置の故障解析を行う方法であって、  
 (a)前記画像イメージの2次元位置と該2次元位置に閃光された発光強度とを含む発光情報を画像メモリ中に記憶させるステップと。  
 (b)前記画像メモリにアクセスして前記発光情報を認識し、該発光情報に基づき前記半導体装置の故障解析を行うステップと、を備えるエミッショントルミンによる半導体装置の故障解析方法。  
 【請求項2】前記ステップ(b)は、  
 (b-1)前記画像メモリ内を所定の単位走査領域で走査探索して発光箇所の位置及び強度を検出するステップを含む、請求項1記載のエミッショントルミンによる半導体装置の故障解析方法。  
 【請求項3】前記ステップ(b)は、  
 (b-1)所定の発光強度から順次低下させながら前記画像

メモリ内を走査探索して発光箇所の位置及び最大強度を検出するステップを含む、請求項1記載のエミッショントルミンによる半導体装置の故障解析方法。

【請求項4】前記半導体装置は各々が同一の形状の平面を有する複数の半導体装置を含み、

前記ステップ(b)は、

(b-1)前記発光情報に基づき前記複数の半導体装置それぞれの発光状況を集計し、所定の発光強度以上の発光箇所の度数分布を前記平面上に表示した度数マップを生成するステップと。

(b-2)前記度数マップに基づき前記複数の半導体装置の故障解析を行うステップとを含む、請求項1記載のエミッショントルミンによる半導体装置の故障解析方法。

【請求項5】前記半導体装置は複数の半導体装置を含み、前記複数の半導体装置は所定のウェハ上に設けられ、前記エミッショントルミンは前記複数の半導体装置それぞれの前記所定のウェハ上における位置を認識可能であり、

前記ステップ(b)は、

(b-1)前記発光情報に基づき前記複数の半導体装置それぞれの発光状況を前記所定のウェハ上に一括表示する発光ウェハマップを生成するステップと。

(b-2)前記発光ウェハマップに基づき前記複数の半導体装置の故障解析を行うステップとを含む、請求項1記載のエミッショントルミンによる半導体装置の故障解析方法。

【請求項6】前記ステップ(b-2)は、

(b-2-1)各製造工程ごとの欠陥をそれぞれ前記所定のウェハ上に一括表示する複数の欠陥ウェハマップを生成するステップと。

(b-2-2)該複数の欠陥ウェハマップそれぞれと前記発光ウェハマップとを比較して、前記複数の半導体装置の故

特開平10-4128

障解析を行うステップとを含む、請求項5記載のエミッショントン顕微鏡による半導体装置の故障解析方法。

【請求項7】 前記複数の半導体装置は複数の半導体記憶装置を含み、

前記ステップ(b-2)は、

(b-2-1)前記複数の半導体記憶装置の不良ピットを前記所定のウェハ上に一括表示するフェイルピットマップを生成するステップと、

(b-2-2)前記フェイルピットマップと前記発光ウェハマップとを比較して、前記複数の半導体記憶装置の故障解析を行うステップとを含む、請求項5記載のエミッショントン顕微鏡による半導体装置の故障解析方法。

【請求項8】 (a) エミッショントン顕微鏡を使用して所定のウェハ上に形成された複数の半導体装置それぞれの発光状況を前記所定のウェハ上に一括表示する発光ウェハマップを生成するステップと、

(b) 各製造工程ごとの欠陥をウェハ上に一括表示する欠陥ウェハマップを生成するステップとを備え、

前記複数の半導体装置は複数の半導体記憶装置を含み、

(c) 前記複数の半導体記憶装置の不良ピットを前記所定のウェハ上に一括表示するフェイルピットマップを生成するステップと、

(d) ネットワークにより、前記発光ウェハマップ、欠陥ウェハマップ及び前記フェイルピットマップのデータ管理及び上記3つのマップのうち2つのマップ間の照合処理を行い、前記複数の半導体装置の故障解析を行うステップと、

をさらに備えるエミッショントン顕微鏡による半導体装置の故障解析方法。

【請求項9】 エミッショントン顕微鏡を使用して、所定のウェハ上に形成された複数の半導体装置それぞれの発光状況を前記所定のウェハ上に一括表示する発光ウェハマップが出力可能なEMS解析装置と、

各製造工程ごとの欠陥を前記所定のウェハ上に一括表示する欠陥ウェハマップが出力可能な欠陥検査装置とを備え、

前記複数の半導体装置は複数の半導体記憶装置を含み、

前記複数の半導体記憶装置の不良ピットを前記所定のウェハ上に一括表示するフェイルピットマップが出力可能なテスタと、

前記発光ウェハマップ、欠陥ウェハマップ及び前記フェイルピットマップのデータ管理及び上記3つのマップのうち2つのマップ間の照合処理が可能なコンピュータとをさらに備え、

前記エミッショントン顕微鏡、前記EMS解析装置、前記欠陥検査装置、前記テスタ及び前記コンピュータをネットワークを構築して得られる半導体装置故障解析システム。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正内容】

【0006】光電子増倍管5は光電面6、MPC(マイクロチャネルプレート)8及び蛍光面9を有し、光3は光電面6で光電子7に変換され、光電子7はMPC8で電子増倍される。MPC8には数μm～数10μm程度の微細孔が無数に存在し、その穴を通過する過程で電子増倍が行われるため、発光の二次元的な位置が保存される。増倍された電子は再度蛍光面9で光に変換され、変換された光は固体撮像素子10に入力される。固体撮像素子10は、光の発光位置、強度を検出してその検出データを画像メモリ11に格納する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】また、製造プロセス中のある処理におけるパーティクルまたはパターン欠陥が原因する場合、チップ内の電流リーク発生位置はランダムになり、ウェハ面内には、その処理特有のリーク分布が現れる。特有のリーク分布とはウェハの中央部にリークが集中する、周辺部に集中する等がある。したがって、EMS解析では、チップ内の発光位置を詳細に検出することと同時に、同一ウェハ内の他のチップの状況及びウェハ面内の発光分布を捉え、チップ内/ウェハ面内における発光箇所の位置的な特徴を見いだすことが電流リークの原因を特定する上で重要である。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正内容】

【0012】

【課題を解決するための手段】この発明に係る請求項1記載のエミッショントン顕微鏡による半導体装置の故障解析方法は、エミッショントン顕微鏡を使用して得られる半導体装置の画像イメージに基づき、前記半導体装置の故障解析を行う方法であって、(a)前記画像イメージの2次元位置と該2次元位置に明確につけられた発光強度とを含む発光情報を画像メモリ中に記憶させるステップと、(b)前記画像メモリにアクセスして前記発光情報を認識し、該発光情報を基づき前記半導体装置の故障解析を行うステップと、を備えて構成される。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正内容】

特開平10-4128

【0013】また、請求項2記載のエミッショングローブによる半導体装置の故障解析方法のように、前記ステップ(b)は、(b-1)前記画像メモリ内を所定の単位走査領域で走査探査して発光箇所の位置及び強度を検出するステップを含んでもよい。

【手続補正7】

【補正対象品類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】また、請求項3記載のエミッショングローブによる半導体装置の故障解析方法のように、前記ステップ(b)は、(b-1)所定の発光強度から順次低下しながら前記画像メモリ内を走査探査して発光箇所の位置及び最大強度を検出するステップを含んでもよい。

【手続補正8】

【補正対象品類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】また、請求項4記載のエミッショングローブによる半導体装置の故障解析方法のように、前記半導体装置は各々が同一の形状の平面を有する複数の半導体装置を含み、前記ステップ(b)は、(b-1)前記発光情報に基づき前記複数の半導体装置それぞれの発光状況を集計し、所定の発光強度以上の発光箇所の度数分布を前記平面上に表示した度数マップを生成するステップと、(b-2)前記度数マップに基づき前記複数の半導体装置の故障解析を行うステップとを含んでもよい。

【手続補正9】

【補正対象品類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】また、請求項5記載の記載のエミッショングローブによる半導体装置の故障解析方法のように、前記半導体装置は複数の半導体装置を含み、前記複数の半導体装置は所定のウェハ上に設けられ、前記エミッショングローブは前記複数の半導体装置それぞれの前記所定のウェハ上における位置を認識可能であり、前記ステップ(b)は、(b-1)前記発光情報に基づき前記複数の半導体装置それぞれの発光状況を前記所定のウェハ上に一括表示する発光ウェハマップを生成するステップと、(b-2)前記発光ウェハマップに基づき前記複数の半導体装置の故障解析を行うステップとを含んでもよい。

【手続補正10】

【補正対象品類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】また、請求項6記載のエミッショングローブによる半導体装置の故障解析方法のように、前記ステップ(b-2)は、(b-2-1)各製造工程ごとの欠陥をそれぞれ前記所定のウェハ上に一括表示する複数の欠陥ウェハマップを生成するステップと、(b-2-2)該複数の欠陥ウェハマップとそれと前記発光ウェハマップとを比較して、前記複数の半導体装置の故障解析を行うステップとを含んでもよい。

【手続補正11】

【補正対象品類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】また、請求項7記載のエミッショングローブによる半導体装置の故障解析方法のように、前記複数の半導体装置は複数の半導体記憶装置を含み、前記ステップ(b-2)は、(b-2-1)前記複数の半導体記憶装置の不良ピットを前記所定のウェハ上に一括表示するフェイルピットマップを生成するステップと、(b-2-2)前記フェイルピットマップと前記発光ウェハマップとを比較して、前記複数の半導体記憶装置の故障解析を行うステップとを含んでもよい。

【手続補正12】

【補正対象品類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】この発明に係る請求項8記載のエミッショングローブによる半導体装置の故障解析方法は、(a)エミッショングローブを使用して所定のウェハ上に形成された複数の半導体装置それぞれの発光状況を前記所定のウェハ上に一括表示する発光ウェハマップを生成するステップと、(b)各製造工程ごとの欠陥をウェハ上に一括表示する欠陥ウェハマップを生成するステップとを備え、前記複数の半導体装置は複数の半導体記憶装置を含み、(c)前記複数の半導体記憶装置の不良ピットを前記所定のウェハ上に一括表示するフェイルピットマップを生成するステップと、(d)ネットワークにより、前記発光ウェハマップ、欠陥ウェハマップ及び前記フェイルピットマップのデータ管理及び上記3つのマップのうち2つのマップ間の照合処理を行い、前記複数の半導体装置の故障解析を行うステップとをさらに備えている。

【手続補正13】

【補正対象品類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正内容】

【0020】この発明に係る請求項9記載の半導体装置故障解析システムは、エミッショングローブを有し、エミッショングローブを使用して、所定のウェハ上に形成され

特開平10-4128

た複数の半導体装置それぞれの発光状況を前記所定のウェハ上に一括表示する発光ウェハマップが出力可能なEMS解析装置と、各製造工程ごとの欠陥を前記所定のウェハ上に一括表示する欠陥ウェハマップが出力可能な欠陥検査装置とを備え、前記複数の半導体装置は複数の半導体記憶装置を含み、前記複数の半導体記憶装置の不良ピットを前記所定のウェハ上に一括表示するフェイルピットマップが出力可能なテストと、前記発光ウェハマップ、欠陥ウェハマップ及び前記フェイルピットマップのデータ管理及び上記3つのマップのうち2つのマップ間の照合処理が可能なコンピュータとをさらに備え、前記エミッショングローブ鏡、前記EMS解析装置、前記欠陥検査装置、前記テスト及び前記コンピュータでネットワークを構築している。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正内容】

【0021】

【発明の実施の形態】<実施の形態1>図1はこの発明の実施の形態1であるエミッショングローブ鏡による半導体装置の故障解析方法を示す説明図である。図1(a)はモニタ上での発光像のイメージを示し、図1(b)は画像メモリ中のデータ格納状況を示している。なお、ハードウェア構成は図8で示した従来構成と同様である。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】変更

【補正内容】

【0028】<実施の形態2>図2はこの発明の実施の形態2であるエミッショングローブ鏡による半導体装置の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正内容】

【0034】<実施の形態3>図3はこの発明の実施の形態3であるエミッショングローブ鏡による半導体装置の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【手続補正17】

【補正対象書類名】明細書

【補正対象項目名】0036

【補正方法】変更

【補正内容】

【0036】実施の形態3の故障解析方法は、最深ビッ

ト（発光データ領域におけるZ方向の最上位ビット）からZ方向のビット数を順次下げながら、発光ありビット17を検出していくという方法である。図3を例にして実施の形態3の故障解析方法を実行すると、まず、最深発光ありビット19（Z方向のビット数MZ）が検出される。その後、Z方向のビット数を“5”に下げた段階で、5ビット深さ発光ありビット20が検出されることになる。なお、重複検出を避けるため、一度、検出された平面位置（x、y）は検索対象から消す。

【手続補正18】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正内容】

【0039】<実施の形態4>図4はこの発明の実施の形態4であるエミッショングローブ鏡による半導体装置の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

【手続補正19】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正内容】

【0040】実施の形態4の故障解析方法は、ウェハチップ単位の発光箇所の表示を行う方法である。図4(a)に示すように、発光測定視野21内に表示されたチップパターン像22（光学反射像）の領域を指定することができる。なお、23は表示対象領域である。なお、各チップパターン像22のウェハ上の位置はエミッショングローブ鏡で走査時に認識することができる。

【手続補正20】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正内容】

【0043】チップ毎に自動的に検出された発光箇所に基づき発光ウェハマップ24を出力し、発光ウェハマップ24に基づいて行う実施の形態4の故障解析方法は、従来の1チップ単位の発光分布では把握が困難であったウェハ面内の発光分布状況の認識を大幅に向上させることができる。

【手続補正21】

【補正対象書類名】明細書

【補正対象項目名】0044

【補正方法】変更

【補正内容】

【0044】<実施の形態5>図5はこの発明の実施の形態5であるエミッショングローブ鏡による半導体装置の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

特開平10-4128

## 【手続補正22】

【補正対象音類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正内容】

【0046】図4で示した実施の形態4と同様にして、1チップに相当する領域で表示対象領域2\_3を指定し、全測定チップに対してその領域内で検出された発光箇所をその平面位置座標毎に累積することにより、図5に示すようなすべてのチップの発光箇所の度数分布である度数マップ3\_6を得ることができる。

## 【手続補正23】

【補正対象音類名】明細書

【補正対象項目名】0051

【補正方法】変更

【補正内容】

【0051】<実施の形態6>図6はこの発明の実施の形態6であるエミッショングラフィーによる半導体装置の故障解析方法を示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

## 【手続補正24】

【補正対象音類名】明細書

【補正対象項目名】0052

【補正方法】変更

【補正内容】

【0052】実施の形態6の故障解析方法は、実施の形態4の故障解析方法で用いた発光ウエハマップと製造工程単位の欠陥ウエハマップとの比較解析を行う方法である。すなわち、図6(a)に示す欠陥ウエハマップ2\_6と、図6(b)に示す欠陥ウエハマップ群2\_6との比較解析を行う。発光ウエハマップ2\_4は既存の欠陥検査装置により検出された各製造工程(工程a、工程b、工程c ...)のパーティクルまたはパターン欠陥を含む“欠陥”を表示したウエハマップである。通常同一ウエハに対し複数の製造工程で欠陥検査装置により欠陥の検査が製造工程中に行われ、個々の欠陥に対しその位置座標、サイズ等のデータが保存されており、これらのデータに基づき欠陥ウエハマップ2\_6を表示することができる。

## 【手続補正25】

【補正対象音類名】明細書

【補正対象項目名】0054

【補正方法】変更

【補正内容】

【0054】なお、照合の際、発光ウエハマップ2\_4の発光位置、欠陥ウエハマップ2\_6の欠陥位置の位置に誤差が生じること、特に発光位置は必ずしも電流リーキ位置と対応しないことを考慮し、比較用の座標を中心として照合範囲を設定して、照合範囲に基づく解析を行う方が望ましい。

## 【手続補正26】

## 【補正対象音類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正内容】

【0055】<実施の形態7>図7はこの発明の実施の形態7であるエミッショングラフィーによる半導体装置の故障解析システムを示す説明図である。なお、ハードウェア構成は図8で示した従来構成と同様である。

## 【手続補正27】

【補正対象音類名】明細書

【補正対象項目名】0058

【補正方法】変更

【補正内容】

【0058】欠陥検査装置3\_3は欠陥ウエハマップ2\_6を出力可能であり、物理解析装置3\_4は光学顕微鏡、SEM(走査型電子顕微鏡)、FIB(聚焦イオンビーム装置)等を含んでいる。コンピュータ2\_9は各装置3\_1～3\_4間のデータ(発光ウエハマップ2\_4、欠陥ウエハマップ2\_6、フェイルビットマップ2\_7を含む)の管理機能、照合処理及び解析機能、マップ2\_4、2\_6、2\_7の表示機能等を備えており、外部記憶装置3\_5に直接接続される。通信ケーブル3\_0はイーサネット等のネットワーク構築が可能なケーブルであり、例えば、各装置2\_9、3\_1～3\_4間をイーサネットで接続し、TCP-IPをプロトコルとしてネットワークを構築する。

## 【手続補正28】

【補正対象音類名】明細書

【補正対象項目名】0065

【補正方法】変更

【補正内容】

【0065】

【発明の効果】この発明における請求項1記載のエミッショングラフィーによる半導体装置の故障解析方法は、画像イメージの2次元位置と該2次元位置に開けられた発光強度とを含む発光情報を画像メモリに記憶させながら、画像メモリにアクセスして発光情報に基づき半導体装置の故障解析を行うため、オペレータによる詳細な観察を行うことなく、発光の位置、強度を高精度に検出することができる。

## 【手続補正29】

【補正対象音類名】明細書

【補正対象項目名】0066

【補正方法】変更

【補正内容】

【0066】請求項2記載のエミッショングラフィーによる半導体装置の故障解析方法によれば、画像メモリ内を所定の単位走査領域で走査探索して発光箇所の位置及び強度を検出するため、発光箇所の位置の認識を容易にして処理時間の短縮を図るとともに、発光箇所が複数個存在すると誤認識する危険性を大幅に低減することができ

特開平10-4128

る。

【手続補正30】

【補正対象旨類名】明細書

【補正対象項目名】0067

【補正方法】変更

【補正内容】

【0067】請求項3記載のエミッショントンボ鏡による半導体装置の故障解析方法によれば、所定の発光強度から順次低下させながら画像メモリ内を走査探索して発光箇所の位置及び最大強度を検出するため、発光強度の高い箇所から順次検出される。

【手続補正31】

【補正対象旨類名】明細書

【補正対象項目名】0069

【補正方法】変更

【補正内容】

【0069】請求項4記載にエミッショントンボ鏡による半導体装置の故障解析方法によれば、発光情報を基づき複数の半導体装置それぞれの発光状況を集計し得られる。所定の発光強度以上の発光箇所の度数分布を平面上に表示した度数マップに基づき複数の半導体装置の故障解析を行うため、複数の半導体装置における装置内での発光箇所の位置的な特徴を見いだすことができ、電流リーク箇所の位置的な特徴を容易に認識することができる。

【手続補正32】

【補正対象旨類名】明細書

【補正対象項目名】0070

【補正方法】変更

【補正内容】

【0070】請求項5記載のエミッショントンボ鏡による半導体装置の故障解析方法によれば、複数の半導体装置それぞれの発光状況を所定のウェハ上に一括表示する発光ウェハマップに基づき複数の半導体装置の故障解析を行うため、1つの半導体装置の発光分布では把握が困難であった所定のウェハ面内の発光分布状況の認識を大幅に向上させることができる。

【手続補正33】

【補正対象旨類名】明細書

【補正対象項目名】0071

【補正方法】変更

【補正内容】

【0071】請求項6記載のエミッショントンボ鏡による半導体装置の故障解析方法によれば、各製造工程ごとの欠陥をそれぞれ所定のウェハ上に一括表示する複数の欠陥ウェハマップそれぞれと発光ウェハマップとを比較して、複数の半導体装置の故障解析を行うため、電流リークの原因が製造工程中の欠陥に起因する可能性がある場合には、発光ウェハマップの発光の位置座標と欠陥ウェハマップの各工程の欠陥の位置座標を照合することによ

り、どの製造工程の欠陥が原因で電流リークを引き起したのかを容易に認識することができる。

【手続補正34】

【補正対象旨類名】明細書

【補正対象項目名】0072

【補正方法】変更

【補正内容】

【0072】請求項7記載のエミッショントンボ鏡による半導体装置の故障解析方法によれば、複数の半導体記憶装置の不良ビットを所定のウェハ上に一括表示するフェイルビットマップと発光ウェハマップとを比較して、複数の半導体記憶装置の故障解析を行うため、ブロック不良及び全ビット不良等による電流リーク原因を比較的容易に検出することができる。

【手続補正35】

【補正対象旨類名】明細書

【補正対象項目名】0073

【補正方法】変更

【補正内容】

【0073】この発明における請求項8記載のエミッショントンボ鏡による半導体装置の故障解析方法によれば、発光ウェハマップとフェイルビットマップとの比較解析を行うことにより、ブロック不良及び全ビット不良による電流リーク原因を比較的容易に検出することができる。

【手続補正36】

【補正対象旨類名】明細書

【補正対象項目名】0075

【補正方法】変更

【補正内容】

【0075】この発明における請求項9記載の半導体装置の故障解析システムによれば、エミッショントンボ鏡、EMS解析装置、欠陥検査装置、テスト及びコンピュータでネットワークを構築して得られる。

【手続補正37】

【補正対象旨類名】明細書

【補正対象項目名】図面の簡単な説明

【補正方法】変更

【補正内容】

【図面の簡単な説明】

【図1】この発明の実施の形態1のエミッショントンボ鏡による半導体装置の故障解析方法を示す説明図である。

【図2】この発明の実施の形態2のエミッショントンボ鏡による半導体装置の故障解析方法を示す説明図である。

【図3】この発明の実施の形態3のエミッショントンボ鏡による半導体装置の故障解析方法を示す説明図である。

【図4】この発明の実施の形態4のエミッショントンボ

特開平10-4128

鏡による半導体装置の故障解析方法を示す説明図である。

【図5】 この発明の実施の形態5のエミッഷン顕微鏡による半導体装置の故障解析方法を示す説明図である。

【図6】 この発明の実施の形態6のエミッഷン顕微鏡による半導体装置の故障解析方法を示す説明図であ

る。

【図7】 この発明の実施の形態7のエミッഷン顕微鏡を利用した半導体装置の故障解析システムを示す説明図である。

【図8】 EMS装置の構成を模式的に示した説明図である。

特開平10-4128

鏡による半導体装置の故障解析方法を示す説明図である。

【図5】 この発明の実施の形態5のエミッഷン顕微鏡による半導体装置の故障解析方法を示す説明図である。

【図6】 この発明の実施の形態6のエミッഷン顕微鏡による半導体装置の故障解析方法を示す説明図である。

る。

【図7】 この発明の実施の形態7のエミッഷン顕微鏡を利用した半導体装置の故障解析システムを示す説明図である。

【図8】 EMS装置の構成を模式的に示した説明図である。